

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-021782

(43)Date of publication of application : 29.01.1993

(51)Int.Cl.

H01L 27/15

H01L 27/10

H01L 31/10

H01L 33/00

(21)Application number : 03-176857

(71)Applicant : RICOH CO LTD  
RICOH RES INST OF GEN  
ELECTRON

(22)Date of filing : 17.07.1991

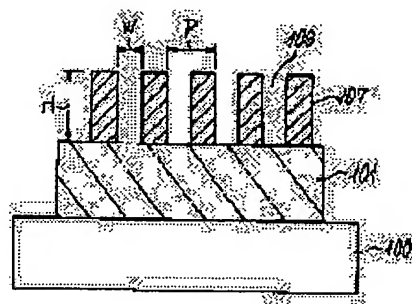
(72)Inventor : OSAWA YASUHIRO

## (54) SEMICONDUCTOR LIGHT FUNCTION ELEMENT

### (57)Abstract:

**PURPOSE:** To provide a semiconductor light function element with a means for reducing a radiation angle for solving problems such as loss of a signal light due to a wide radiation angle and deterioration in S/N due to increase in a background light.

**CONSTITUTION:** A light function element 101 is provided on a semiconductor substrate 100 and a slit 106 is constituted by a screening object 107 within its window portion. This slit 106 has a spacing with a width of W and has a section shape with a period P and a thickness H. In this case, an irradiation direction of light is limited by  $\theta$  in  $\tan\theta=W/H$  ( $\theta$ ; vertical direction is 0 degrees).



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-21782

(43)公開日 平成5年(1993)1月29日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 L 27/15		8934-4M		
27/10	4 5 1	8728-4M		
31/10				
33/00	A	8934-4M		
		8422-4M		
			H 0 1 L 31/ 10	A
			審査請求 未請求 請求項の数1(全 8 頁)	

(21)出願番号 特願平3-176857

(22)出願日 平成3年(1991)7月17日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(71)出願人 000115706

リコー応用電子研究所株式会社

宮城県名取市高館熊野堂字余方上5番地の10

(72)発明者 大沢 康宏

宮城県名取市高館熊野堂字余方上5番地の

10・リコー応用電子研究所株式会社内

(74)代理人 弁理士 樺山 亨 (外1名)

(54)【発明の名称】 半導体光機能素子

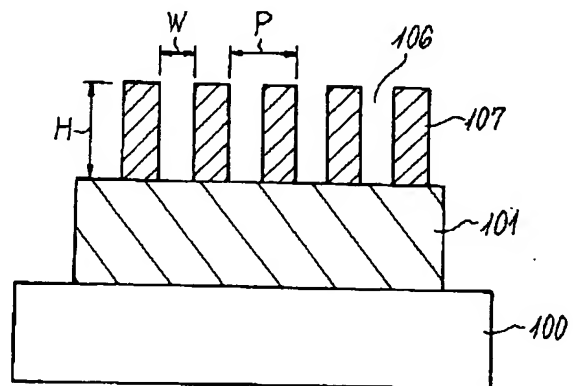
(57)【要約】

【目的】 放射角が広いことによる信号光の損失や、バックグラウンド光の増加によるS/Nの低化という問題を解決するため、放射角を減少させる手段を備えた半導体光機能素子を提供する。

【構成】 光機能素子101は半導体基板100上に設けられ、その窓部内に遮蔽物107によって、スリット106が構成されている。このスリット106は巾Wの隙間をもち、周期P、厚さHの断面形状を持っている。この場合、

$$\tan \theta = W/H$$

なる $\theta$ で、光の出射方向が限定される( $\theta$ は垂直方向を0度とする)。



## 【特許請求の範囲】

【請求項1】半導体基板上に受光部がありさらにその上に発光部があり、該発光部側に設けられた窓部より入力光および出力光が入出力し、前記発光部を構成する半導体材料の禁制帯巾は入力光の主ピークエネルギーより大きいものであり、前記受光部を構成する半導体材料の禁制帯巾は入力光の主ピークエネルギーに等しいかそれより小さいものであり、前記発光部から発生した出力光の一部は前記受光部に帰還し、前記受光部で吸収される光帰還効果による入力光と出力光の間に非線形な応答を有する半導体光機能素子であって、前記発光部上に位置する前記窓部に、巾Wの隙間から一部を透過し、一部光を遮光する厚さH、周期Pの複数のスリットを設けることによって、前記スリットの周期方向に関し、出射光の発光放射角半値巾 $\theta$ を $\tan \theta = W/H$ に狭角化することを特徴とする半導体光機能素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体による発光部と受光部をモノリシックに集積化した光機能素子に関する。本発明は、二次元光情報処理用の基本素子となる光演算素子に好適なものである。

## 【0002】

【従来の技術】従来より、集積型光機能素子として、図19に示すようなヘテロ接合フォトトランジスタと発光ダイオードを集積したInGaAsP系の光メモリ素子がある(Technical digest 20C3-2, Integrated Optics and Optical-fiber Communication (IOOC) 1989, Kobe, Japan)。この光メモリ素子は基板1側から、光を入射させ、基板1上方へ出力光3を出射させる構成のため、素子サイズに比べて基板1の厚さが厚く、基板裏面からの入力光2が基板表面の各素子に到達する時に発生する隣接素子間での入力光のクロストークや、基板1のサポートの困難性、大規模集積化における放熱の問題など、解決されるべき問題点が多い。図19は集積型光機能素子の断面図を示しているが、各層を判り易くするため、断面に斜線は引いていない。

## 【0003】

【発明が解決しようとする課題】また、公知ではないが、図20に示すように、光集積型半導体光機能素子として特願平2-73908に提案されているものがある。この半導体機能素子は、n-GaAs基板22上にn-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層23、p-GaAsベース層24、n-GaAsコレクタ層25、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As n型クラッド層26、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層27、p-GaAsキャップ層28を順に積層した構造である。基板の裏にはn側オーミック電極21、キャップ層28の上にはp側オーミック電極29が形成されている。p-GaAsキャップ層28は部分的に除かれて入出力光の窓46となってい

る。

【0004】この素子において発光ダイオード41は発光部41として働き、ヘテロ接合フォトトランジスタ40は受光部40として働く。そして発光部41から受光部40へ素子内部において正の光帰還があり、このことによって入力光強度と出力光強度の間に、図22に示すような光機能素子特有の、光微分利得81（一点鎖線で示す）、光双安定82（実線で示す）、光スイッチ83（破線で示す）といった非線形、又はヒステリシス特性を持たせることができる。光機能素子の上記3つの特性が実現される原理は、発光部からの発光があることを除けばフォトサイリスタと全く同じであり、図21に示すように、電流-電圧特性が入射光の強度によって変化し、光機能素子に直列に接続した負荷抵抗42による負荷線85上のみで素子の状態が決るので、図20に示す負荷抵抗42やバイアス電圧43を変化させることで3つの特性が実現されるのである。

【0005】例えば負荷抵抗42が大きい場合は素子に流れる電流が小さい値に制限されるので、入力光を0から増加させていくと電流は単調に増加し、出力光も単調に増加する（光微分利得特性）。負荷抵抗42が小さい場合は、入力光を0から増加させていくと電流-電圧特性が入力光強度に応じて負荷線85を横切る点が現れる。この時の入力光を越えると、光機能素子はオン状態に突然移行し出力光が急増する。一旦オン状態になると、素子は内部に流れる電流で発光し、その光でさらに電流が流れる正帰還がかかりオン状態が保持され、その後入力光を遮断しても、素子はオン状態を保つ（光スイッチ特性）。抵抗値が両者の中間の場合は、入力光が増加するうちに突然オン状態に移行するが、入力光を減少させていく過程でオン状態を保持するための電流が不足しているので、オンした光入力より小さな光入力の値で再度オフ状態に突然移行する（光双安定特性）。なお、図21において、符号88は入力光が無限大の時の特性曲線、符号89は入力光がある場合の特性曲線、符号90は入力光がない場合の特性曲線をそれぞれ示す。

【0006】さらに、前記光機能素子によれば、光の入出力の方向を集積面に対して垂直に構成できるので、2次元アレー化が容易であり、2次元の光情報を並列に扱うことができる。この並列性を利用する方法として、図23に示す構成が良く用いられる。つまり、半導体基板50上にアレー状に設けられた光機能素子51をそれぞれレンズ等の光学系52を通して対向させて用いる方法である。この構成では信号を担う出力光が光学系52を通過する際に、光学系52の集光範囲を越えて広がった光53の損失や、基板外部の反射物体54で反射または散乱されたバックグラウンド光55の増加によるS/Nの低下が問題となるので、発光素子の放射角の小ささが重要となる。

【0007】発光素子（発光部）の放射角の例として、作

製が比較的容易なことから光機能素子の発光部として採用されていることが多い面発光型LEDの場合を考えてみると、面発光型LEDは出力面に垂直方向への光の指向性が弱く、完全拡散条件で発光放射角半値半巾は60度と大きい。この半値巾を狭めるのは面発光型LEDの構造上容易ではない。

【0008】また、発光素子の上に集光レンズを設けることで放射角を減少させる方法も考えられるが、素子サイズが小さくなると、素子の出力窓の上部に小さな集光レンズを作製することは難しくなる。本発明の目的は、放射角が広いことによるバックグラウンド光の増加によるS/Nの低化という問題を解決するため、放射角を減少させる手段を備えた半導体光機能素子を提供することにある。

【0009】

【課題を解決するための手段】請求項1記載の発明の関係する半導体光機能素子は、半導体基板上に受光部があり、更にその上に発光部があり、発光部側に設けられた窓部より入力光と出力光が入出力する構造の半導体光機能素子で、光機能素子の発光部を構成する半導体材料の禁制帯巾は入力光の主ピークエネルギーより大きく、光機能素子の受光部を構成する半導体材料の禁制帯巾は入力光の主ピークエネルギーに等しいかそれより小さく、発光部から発生した出力光の一部は受光部に帰還し、受光部で吸収され光帰還効果を持ち、この効果によって入力光と出力光の間に非線形な応答を有するように構成さ\*

$$R = \eta \frac{\int_{-\theta}^{\theta} \cos \phi d\phi}{\int_{-\pi/2}^{\pi/2} \cos \phi d\phi} = \eta \cdot \sin \theta$$

【0013】実際にスリットのサイズを決定するには、所望の放射角を与えた上で、Rを大きくするように決める。即ち、所望の放射角からWとHの比が決まる。Rを大きくするためにはPを小さくすればよい。

【0014】スリット106の遮光物107を構成する方法には幾通りもあり、

(1) 吸収体110で構成する(図3参照)

(2) 複数の反射層111と吸収層110の組み合わせで構成する(図4参照)

(3) 複数の吸収層110と透過層112の組み合わせで構成する(図5参照)

等が候補となる。

【0015】上記の条件から分るとおり、放射角の最大値はスリット106の大きさの絶対値ではなく、W、PとHの比で決めるので、スリット106の大きさを発光波長近くまで小さくできるという特徴がある。遮光物107の材料を適当なものに選べば、光機能素子を集積化するプロセスに組み込むことも可能である。また素子の発光の方向が面に垂直であれば、発光がコヒーレント光で

＊れている。

【0010】本発明では、上述の課題である発光放射角の狭角化を実現するために、上記光機能素子の発光部の窓部に、一部光を透過し一部遮光する厚みのある複数のスリットを設けることによって、出力光の放射角を狭化する方法を用いる。スリットを設けた光機能素子の横断面の例を図1に示す。図1において、光機能素子101は半導体基板100上に設けられ、その窓部内に遮蔽物107によって、スリット106が構成されている。このスリット106は図に示すように巾Wの隙間をもち、周期P、厚さHの断面形状を持っている。この場合、図2にスリット106の拡大図を示すように、

$$\tan \theta = W/H$$

なるθで、光の出射方向が限定される(θは垂直方向を0度とする)。

【0011】また周期Pは、出力光がどの割合で外部に取り出されるかという、光取り出し効率ηを決めていて、光取り出し効率は発光面積に対するスリット106の透過部分の面積の比となるから、

$$\eta = W/P$$

となる。発光部の発光が最終的に外部に取り出される光の割合Rは、発光部からの発光が等方的に広がる完全拡散の条件では、光の強度と放射角の関係がcosθに依存していることから次式のようになる。

【0012】

【数1】

あるかインコヒーレント光であるかによらず、面発光ダイオードにも、面発光の半導体レーザーにも適用可能である。

【0016】図1ではスリット106の形成方向を1次元方向しか示していないが、2次元状にスリット106を構成し、そのスリット106の巾、周期、厚さを方向に応じて変えてもよい。その場合、発光の半値巾は縦方向と横方向が非対称となる。またスリット106の形状は正方形、長方形、円形、楕円形が考えられる。図6及び図7に、それぞれ光を透過する部分114と遮光部分116(斜線で示す)によって形成された2次元のスリット106の一部平面図を示す。図6は縦方向と横方向が非対称な樹目状のスリット106から構成され、図7は楕円形のスリット106が平面上に形成された構成となっている。

【0017】

【作用】請求項1記載の発明では、半導体光機能素子の発光部上に位置する窓部に設けたスリットは、巾Wの隙間から透過した光を、スリットの周期方向に関し、発光

放射角半値巾 $\theta$ を $\tan \theta = W/H$ に狭角化する。従って、半導体光機能素子の垂直方向への発光放射角を狭角化することができる。

【0018】

【実施例】以下、本発明の実施例を説明する。図8は本発明に係る半導体光機能素子の第1実施例の断面図である。本実施例の半導体光機能素子は、n-GaAs基板122上に、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層123、p-GaAsベース層124、n-GaAsコレクタ層125、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As n型クラッド層126、無添加Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層131、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127、p-GaAsキャップ層128を順に積層された構成となっている。

【0019】n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層123、p-GaAsベース層124、n-GaAsコレクタ層125で受光部141を構成し、この受光部141はエミッタからベースへの電子の注入効率を上げるため、禁制帯巾の大きいエミッタを用いたヘテロ接合フォトランジスタで構成されている。n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As n型クラッド層126、無添加Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層131、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127で発光部140を構成し、この発光部140は発光効率を向上させるためにダブルヘテロ接合構造をとっている。

【0020】素子の上部には、p-GaAsキャップ層128をエッチングして、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127まで達する窓部142が形成され、入射光及び出射光が入り出りできるように構成されている。ここで、この窓部142を形成するときに、p-GaAsキャップ層128を櫛型状にエッチングすることにより、前述したようなスリット106が形成されている。なお、n-GaAs基板122裏面にはn型オーミック共通電極121が形成され、前記p型オーミック上部電極129との間に所定の電圧が印加される。また、本半導体光機能素子の間には受光部141を越え、n-GaAs基板122まで達する、分離溝143が左右に形成されている。

【0021】光機能素子の特徴である光の正帰還は、発光部140から受光部141へ素子内部で光が通過しておこる。入力光はスリット106を通過し、発光部140をさらに透過して受光部141に入射し、吸収される。出力光は発光部140からスリット106を通過して上へ出力される。上下の電極121、129から注入されたキャリアは、発光部140の無添加Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層131で発光再結合し、出力光を発生する。発光部140からの光はそのエネルギーがGaAsの禁制帯巾より大きいため、上部のスリット106を構成するp-GaAsキャップ層128で吸収される。スリット106の隙間の部分から出力される光は、p-GaAsキャップ層128の厚さをH、隙間の巾をWとす

ると、 $\tan \theta = W/H$ なる $\theta$  ( $\theta$ は垂直方向を0度とする)以下の角度の方向にだけ射出され、所望の出力光における光の放射角の狭角化が実現される。

【0022】次に第1実施例の製造プロセスを図9～図12に従って説明する。まず、図9に示すように、n-GaAs基板122上に、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層123、p-GaAsベース層124、n-GaAsコレクタ層125、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As n型クラッド層126、無添加Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層131、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127、p-GaAsキャップ層128を順に成長する。成長法としては有機金属気相成長法を用いた。各層の厚さは、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層123が0.2 $\mu$ m、p-GaAsベース層124が0.1 $\mu$ m、n-GaAsコレクタ層125が0.5 $\mu$ m、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As n型クラッド層126が0.5 $\mu$ m、無添加Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層131が0.1 $\mu$ m、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127、が0.5 $\mu$ m、p-GaAsキャップ層128が5 $\mu$ mとした。

【0023】次に、図10に示すように、フォトリソグラフィ技術及びエッチング技術を用いることにより、p-GaAsキャップ層128にスリット106を形成する。このときエッチングはp-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127のほぼ直上で停止させる必要があるが、多少p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127をエッチングしても素子の電気的特性は変わらない。エッチング方法として反応性気相エッチング法を用いると、スリットの壁面が垂直で平滑に形成できる。

【0024】次に、図11に示すように、素子分離のためH<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O=3:1:1の溶液でエッチングし、分離溝143を形成する。最後に、図12に示すように、p-GaAsキャップ層128キャップの窓部142以外の部分にp型オーミック電極129 (AuZn/Au)を、n-GaAs122基板の裏面にn型オーミック電極121 (AuGe/Ni/Au)を形成する。本実施例では、スリット106の隙間を3 $\mu$ m、スリット106の周期を6 $\mu$ mとし、放射角 $\theta=30$ 度、 $R=25\%$ の結果を得て、完全拡散の半値半巾60度の半分に放射角を狭めることができた。

【0025】更に本発明の第2実施例について説明する。図13は本発明に係る半導体光機能素子の第2実施例の断面図である。なお、第1図と同様の部位には同一の符号を付する。本実施例の半導体光機能素子は、n-GaAs基板122上に、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層123、p-GaAsベース層124、n-GaAsコレクタ層125、n-Al<sub>0.6</sub>Ga<sub>0.4</sub>Asブロック層130、n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As n型クラッド層126、無添加Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層131、p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As p型クラッド層127、p-Al<sub>0.2</sub>Ga<sub>0.8</sub>As p型クラッド層132、p-GaAsキャ

ップ層128を順に積層された構成となっている。

【0026】この第2実施例が第1実施例と異なるところは、発光部140のクラッド層構造をそのままスリット106として利用しているところである。活性層131からの発光は、活性層131と禁制帯巾が等しいp-A10.2Ga0.8As p型クラッド層132で吸収される。しかしp-A10.2Ga0.8As p型クラッド層132の禁制帯巾はp-GaAs ベース層124の禁制帯巾より大きいことから、p-GaAs ベース層124の禁制帯巾からp-A10.2Ga0.8As p型クラッド層132の禁制帯巾の範囲のエネルギーに相当する光は、スリット106を構成している部分では吸収されず、受光部141まで到達し、光機能素子の外部から素子に入力される光は、このスリット106が存在しても阻害されず受光部141に入射することができる。

【0027】次に第2実施例の製造プロセスを図14～図18に従って説明する。まず、図14に示すようにn-GaAs 基板122上に、n-A10.4Ga0.6As エミッタ層123、p-GaAs ベース層124、n-GaAs コレクタ層125、n-A10.4Ga0.6As n型クラッド層126、無添加A10.2Ga0.8As 活性層131、p-A10.4Ga0.6As p型クラッド層127、p-A10.2Ga0.8As p型クラッド層132、p-GaAs キャップ層128を順に成長する。成長法としては有機金属気相成長法を用いた。なお、各層の厚さは、順にn-A10.4Ga0.6As エミッタ層123が0.2 μm、p-GaAs ベース層124が0.1 μm、n-GaAs コレクタ層125が0.5 μm、n-A10.4Ga0.6As n型クラッド層126が0.5 μm、無添加A10.2Ga0.8As 活性層131が0.1 μm、p-A10.4Ga0.6As p型クラッド層127が0.5 μm、p-A10.2Ga0.8As p型クラッド層132が5 μm、p-GaAs キャップ層128が0.5 μmとした。

【0028】次に、図15に示すように、フォトリソグラフィ技術及びエッチング技術を用いることにより、キャップ層128を光入力窓部142の部分だけ選択的に取り去る。エッチング溶液としてNH<sub>2</sub>OH:H<sub>2</sub>O<sub>2</sub>=1:20を用いた。さらに、図16に示すように、p-A10.2Ga0.8As p型クラッド層132にスリット106を形成する。このときエッチングはp-A10.4Ga0.6As p型クラッド層127のほぼ直上で停止させる必要があるが、多少p-A10.4Ga0.6As p型クラッド層127をエッチングしても素子の電気的特性は変わらない。エッチング方法として反応性気相エッチング法を用いると、スリット106の壁面が垂直で平滑に形成できる。

【0029】次に、図17に示すように、素子分離のためH<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O=3:1:1の溶液でエッチングし、分離溝143を形成する。最後に図18に示すように、p-GaAs キャップ層128の窓部142

以外の部分にp型オーミック電極129 (AuZn/Au) を、n-GaAs 基板122の裏面にn型オーミック電極121 (AuGe/Ni/Au) を形成する。

【0030】本発明は前記実施例に限らず、各種の変形が可能である。例えば、前記第1及び第2実施例で、半導体層を有機金属気相成長法を用いて作製したが、液相成長法や分子線ビーム成長法等の、薄膜形成ができる他の手段で成長した場合にも、本発明の構造を適用できる。

#### 【0031】

【発明の効果】請求項1記載の発明によれば、集積面に垂直方向に光の入出力を行う半導体光機能素子の特徴をそこねることなく、垂直方向への発光放射角を狭角化することができ、放射角が広いことによるバックグラウンド光の増加によるS/Nの低下という問題を解決できる。また、スリット膜厚は比較的薄い場合でも十分精度よくスリットを構成できるので、集光レンズなど微小な光学系を上部に設けることより作製が容易で、集積化に向いている。また放射角の狭化は光源がコヒーレントかインコヒーレントかに依存しない利点がある。

#### 【図面の簡単な説明】

【図1】本発明の半導体光機能素子の基本的構成を示す断面図である。

【図2】本発明の半導体光機能素子のスリット部分の拡大断面図である。

【図3】本発明のスリットの一例を示す断面図である。

【図4】本発明のスリットの一例を示す断面図である。

【図5】本発明のスリットの一例を示す断面図である。

【図6】本発明のスリットの一例を示す平面図である。

【図7】本発明のスリットの一例を示す平面図である。

【図8】本発明の第1実施例の断面図である。

【図9】本発明の第1実施例の製造方法を示す図である。

【図10】本発明の第1実施例の製造方法を示す図である。

【図11】本発明の第1実施例の製造方法を示す図である。

【図12】本発明の第1実施例の製造方法を示す図である。

【図13】本発明の第2実施例の断面図である。

【図14】本発明の第2実施例の製造方法を示す図である。

【図15】本発明の第2実施例の製造方法を示す図である。

【図16】本発明の第2実施例の製造方法を示す図である。

【図17】本発明の第2実施例の製造方法を示す図である。

【図18】本発明の第2実施例の製造方法を示す図である。

【図19】従来の光機能素子の断面図を示す図である。

【図20】既に提案された光機能素子の断面図を示す図である。

【図21】光機能素子の電圧-電流特性を示す図である。

【図22】光機能素子の入力光強度と出力光強度の関係を示す図である。

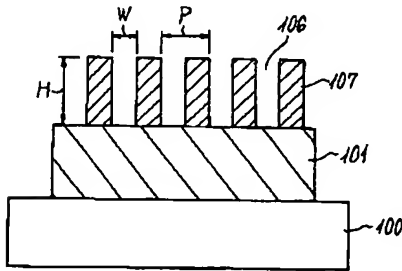
【図23】従来の2次元の光情報を並列に扱う素子の構成図である。

【符号の説明】

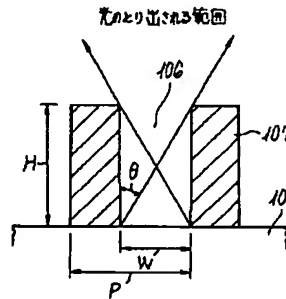
100 半導体基板  
101 光機能素子  
106 スリット  
107 遮蔽物  
121 n型オーミック電極

122 n-GaAs  
123 n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asエミッタ層  
124 p-GaAsベース層  
125 n-GaAsコレクタ層  
126 n-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asクラッド層  
127 p-Al<sub>0.4</sub>Ga<sub>0.6</sub>Asクラッド層  
128 p-GaAsキャップ層  
129 p型オーミック上部電極  
131 Al<sub>0.2</sub>Ga<sub>0.8</sub>As活性層  
132 p-Al<sub>0.2</sub>Ga<sub>0.8</sub>Asクラッド層  
140 発光部  
141 受光部  
142 窓部  
143 分離溝

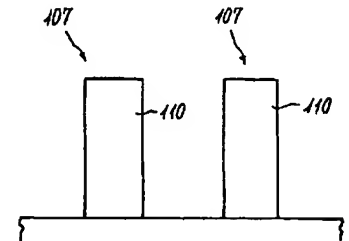
【図1】



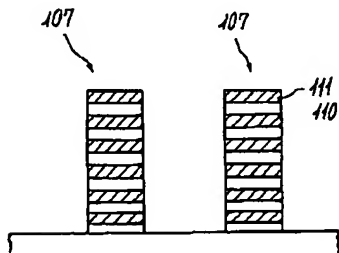
【図2】



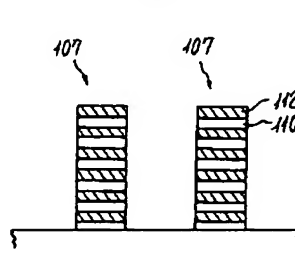
【図3】



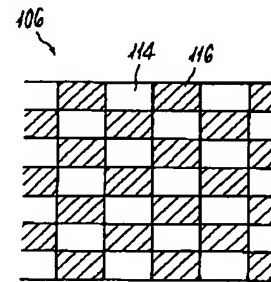
【図4】



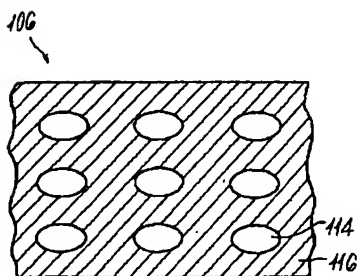
【図5】



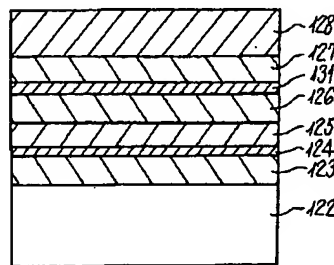
【図6】



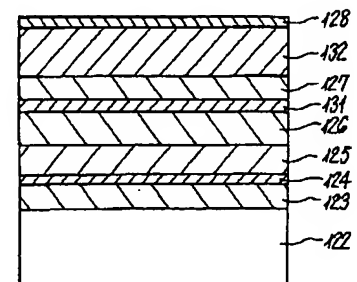
【図7】



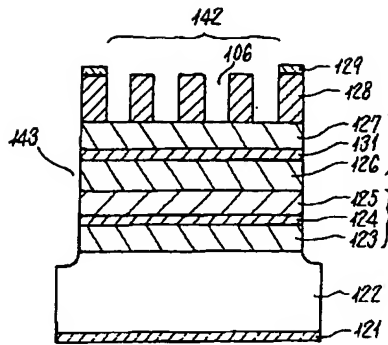
【図9】



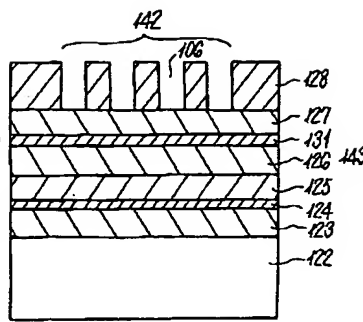
【図14】



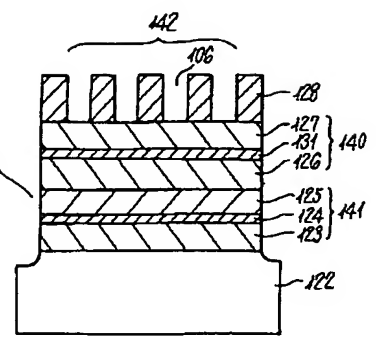
【図8】



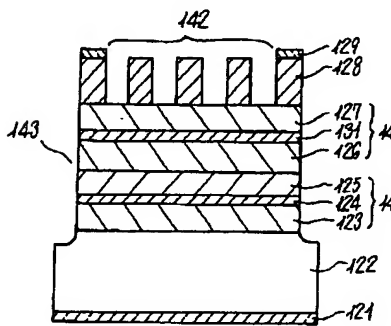
【図10】



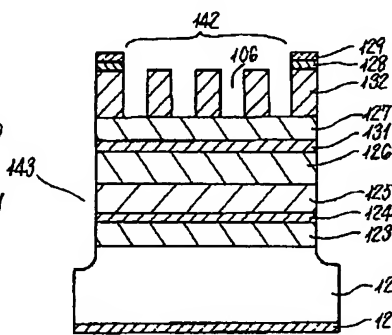
【図11】



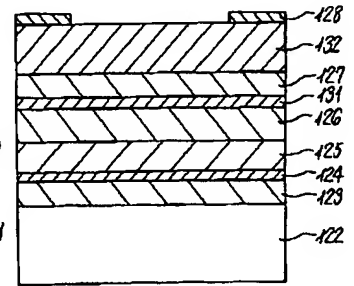
【図12】



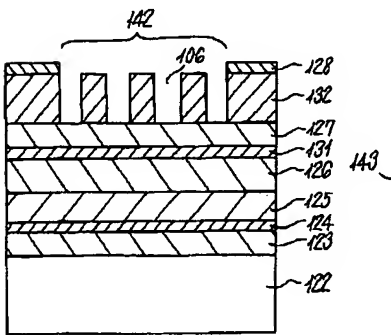
【図13】



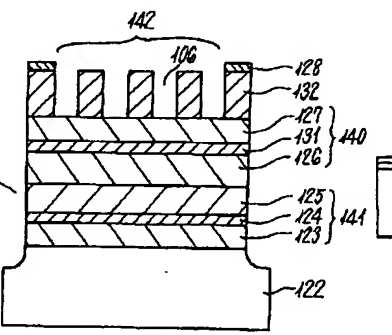
【図15】



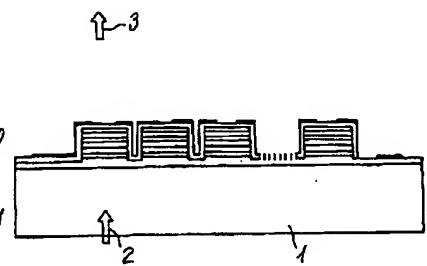
【図16】



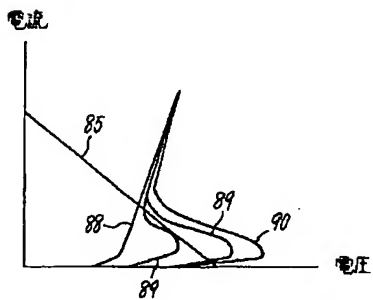
【図17】



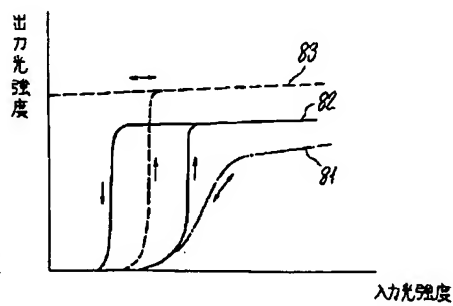
【図19】



【図21】

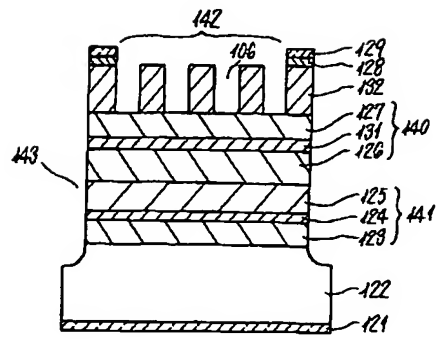


【図22】

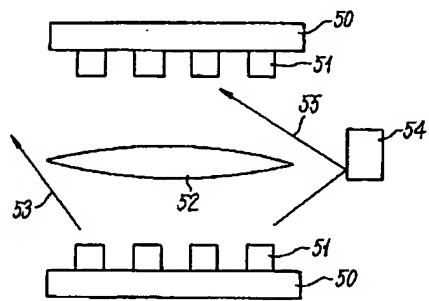




【図18】



【図23】



【図20】

